

**ИЗБОРНОМ ВЕЋУ  
ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА УНИВЕРЗИТЕТА У БЕОГРАДУ**

**Предмет:** Извештај Комисије о пријављеним кандидатима за избор у звање редовног професора за ужу научну област Рачунарска техника и информатика

На основу одлуке Изборног већа Електротехничког факултета број 63/2 од 15.01.2015. године, а по објављеном конкурс за избор једног редовног професора на неодређено време са пуним радним временом за ужу научну област Рачунарска техника и информатика, именовани смо за чланове Комисије за подношење извештаја о пријављеним кандидатима.

На конкурс који је објављен у листу „Послови“ број 604 од 14.01.2015. године пријавио се један кандидат и то др Мило Томашевић, ванредни професор Електротехничког факултета Универзитета у Београду.

На основу прегледа достављене документације, подносимо следећи

**ИЗВЕШТАЈ**

**А. Биографски подаци**

Мило Томашевић је рођен 18.05.1957. године у Никшићу. Основну школу и гимназију завршио је у Никшићу као носилац дипломе „Луча“, која представља еквивалент Вукове дипломе. Током школовања освајао је прва места на градским, републичким и савезним (СФРЈ) такмичењима из математике, историје и географије. На Електротехнички факултет у Београду, Одсек за електронику, уписао се 1975. године. Током студија је више пута добијао награде Универзитета за постигнут успех у претходној години студија. Дипломирао је 1980. године са просеком 9.17 (други просек на Одсеку за електронику) и оценом 10 на дипломском раду. Исте године се уписао на постдипломске студије на овом факултету, на Смеру за електронику. Све испите на постдипломским студијама положио је са оценом 10. Магистарски рад под насловом *“Софтверски систем за развој микропрограма процесора мултипроцесне обраде”* одбранио је 1984. године. Докторску дисертацију под насловом *“Нови хардверски протокол за кохеренцију кеш меморија у мултипроцесорским системима са заједничком меморијом”* одбранио је 1992. године, такође на Електротехничком факултету у Београду. Додељена му је 1989. године и стипендија Републичке заједнице науке Србије за стручно усавршавање у иностранству. У оквиру научне специјализације боравио је као гостујући истраживач 1990-91. године на универзитету Purdue, West Lafayette, САД.

Одмах по дипломирању, 1980. године, кандидат се запослио у Институту “Михајло Пупин” у Београду, где је у Лабораторији за рачунарске системе радио до 1995. године на пословима од развојног сарадника – приправника до саветника, са прекидом од годину дана због одслужења војног рока 1984-85. године. У звање доцента са трећином радног времена изабран је 1993. године на Катедри за рачунарску технику и информатику Електротехничког факултета у Београду. На истој Катедри је, затим, 1995. године изабран за доцента са пуним радним временом. За ванредног професора са пуним радним временом изабран је 2000. године, а реизабран 2006. и 2011. године. Тренутно је шеф Катедре за Рачунарску технику и информатику Електротехничког факултета у Београду.

На XXVII конференцији ЕТАН-а 1982. године, добио је награду Економског факултета из Суботице, а на XXXV конференцији ЕТАН-а 1991. године награђен је за најбољи рад у

секцији за рачунарску технику. На IEEE/ACM конференцији HICSS-92 добио је другу награду у секцији за архитектуру рачунара. На XLIX конференцији ЕТРАН-а 2005. године, добио награду за најбољи рад у секцији за рачунарску технику и информатику.

Био је рецензент за више међународних часописа, као и домаћих часописа и конференција. Одржао је, са коауторима, више предавања по позиву код нас и у иностранству (САД, Немачка, Италија, Сингапур, Јужна Кореја, Пољска, Бугарска) у разним компанијама (Encore, NCR, TDT), на универзитетима и престижним међународним конференцијама (ISCA, HPCA, HPC). Члан је организације HiPEAC.

Ожењен је и отац двоје деце, Војислава (1999) и Весне (2004).

## **Б. Дисертације**

1. **Томашевић М.**, “Софтверски систем за развој микропрограма процесора мултипроцесне обраде”, магистарска теза, Електротехнички факултет у Београду, септембар 1984.

2. **Томашевић М.**, “Нови хардверски протокол за кохеренцију кеш меморија у мултипроцесорским системима са заједничком меморијом”, докторска теза, Електротехнички факултет у Београду, децембар 1992.

## **В. Наставна активност**

### **В1. Учесће у настави**

Као хонорарни доцент Електротехничког факултета са трећином радног времена почео је да држи наставу на Војно-техничкој академији 1993. године и на редовним студијама Електротехничког факултета 1994. године, а од 1995. године као доцент са пуним радним временом.

На основним студијама на Електротехничком факултету у Београду држао је предавања из *Програмских језика* (друга година, сви одсеци) и *Структура података* (трећа година, одсек за РТИ),

На основним студијама сада држи наставу из предмета:

1. Програмирање 1 (1. година, студијски програм ЕР, од 2003.)
2. Програмирање 2 (1. година, студијски програм ЕР, од 2004.)
3. Програмирање 1 (1. година, студијски програм СИ, од 2003.)
4. Програмирање 2 (1. година, студијски програм СИ, од 2004.)
5. Алгоритми и структуре података (2. година, одсек РТИ, од 2004.)
6. Алгоритми и структуре података 1 (1. година, студијски програм СИ, од 2004.)
7. Алгоритми и структуре података 2 (2. година, студијски програм СИ, од 2005.)
8. Мултипроцесорски системи (4. година, одсек РТИ, од 1997.)
9. Мултипроцесорски системи (4. година, одсек СИ, од 2007.)

На мастер студијама сада држи предмете:

10. Мултипроцесорски системи (модул РТИ)
11. Теорија алгоритама (модул СИ)

На докторским студијама сада држи предмете:

12. Мултипроцесорски системи (модул РТИ)
13. Принципи програмских језика (модул СИ)
14. Формални језици и аутомати (модул СИ)

Програме свих наведених предмета кандидат је формирао самостално (осим за 1, 2, 3 и 4 које је формирао заједно са проф. Ј. Протић). Програме предмета 5 и 13 потпуно је иновирао у односу на раније програме истих или сличних предмета на Електротехничком факултету, док је предмете под бројевима 6 до 12 кандидат самостално увео у наставу.

У оквиру предмета 6, 7, 8 и 9 учествовао је у формирању лабораторијских вежби и организацији израде обавезних домаћих задатака које студенти самостално раде на рачунару и затим усмено бране. На сличан начин је учествовао у формирању курсева *Практикум из Програмирања 1* и *Практикум из Програмирања 2* који су потпуно оријентисани ка практичној настави програмирања.

Држао је предавања и на постдипломској настави која се за стране студенте изводила на енглеском језику на Електротехничком факултету и то на магистарским студијама из предмета *Computer Programming* и на докторским студијама из предмета *Multiprocessor Systems*.

Предавао је и на другим сродним факултетима. На Војно-техничкој академији КОВ-а, као и на Ваздухопловној војно-техничкој академији у Жаркову, држао је предмете *Рачунари у телекомуникацијама*, *Архитектура рачунара II*, *Програмски језици и методе програмирања* и *Структуре података*. На Електротехничком факултету у Подгорици предавао је курс *Дигитални рачунари*, а на Природно-математичком факултету у Подгорици предавао је предмете *Организација рачунарских система*, *Програмски језици* и *Објектно-оријентисано програмирање*, као и *Савремени програмски алати* на постдипломским студијама. Држао је наставу из *Програмских језика* и на Одсеку за рачунарску технику и информатику Универзитета "Никола Тесла" у Книну. На Техничком факултету у Чачку предавао је предмет *Програмски језици*. На Електротехничком факултету у Бањалуци предавао је предмет *Архитектура рачунара* и *Структуре података и алгоритми*. На Електротехничком факултету у Источном Сарајеву предавао је предмет *Алгоритми и структуре података*.

## **В2. Студентске анкете**

У целокупном стажу у настави на Електротехничком факултету, кандидат је добијао позитивне оцене на студентским анкетама (увек између 4 и 5). Према доступним подацима у последње три школске године (2011-2013), укупна просечна оцена и за наставника и за предмет увек је била између 4 и 5 на сваком од предмета посебно.

## **В3. Менторство и учешће у комисијама за оцену и одбрану радова**

Кандидат је био ментор или члан комисије за већи број завршних радова студената на различитим нивоима студија на Електротехничком факултету у Београду:

Менторство за докторате:

- Милан Радуловић, 2015.
- Musbah Elahresh, 2001., коменторство са проф. Ј. Ђорђевићем

Менторство одбрањених магистарских радова: 9

Менторство одбрањених мастер радова: 16

Менторство одбрањених дипломских радова старих петогодишњих (дипл. инг.) студија: 16

Менторство одбрањених нових четворогодишњих (B.Sc.) студија: 49

Учешће у комисијама за пријаву теме или оцену и одбрану докторске тезе: 10

Учешће у комисијама за оцену и одбрану магистарске тезе: 21

Учешће у комисијама за оцену и одбрану мастер тезе: 25

Поред тога, кандидат је био ментор једног докторског рада одбрањеног 2014., на Природно-математичком факултету, Универзитет Црне Горе, Подгорица. Био је члан више комисија за оцену и одбрану докторских дисертација на другим универзитетима као што су: Факултет техничких наука у Новом Саду, Електронски факултет у Нишу, Технички факултет у Чачку, ПМФ, Универзитет Црне Горе, Подгорица, ВТА Београд.

#### **В4. Књиге и уџбеници**

Кандидат је аутор или коаутор следећих књига и уџбеника:

1. **Тomašević M.**, Milutinović V., *Cache Coherence Problem in Shared Memory Multiprocessors: Hardware Solutions*, IEEE Computer Society Press, Los Alamitos, CA, USA, July 1993. ISBN 0-8186-4092-8

2. Protić, J., **Тomašević M.**, Milutinović V., *Distributed Shared Memory: Concepts and Systems*, IEEE Computer Society Press, Los Alamitos, CA, USA, July 1997. ISBN 0-8186-7737-6

3. **Томашевић М.**, *Алгоритми и структуре података*, (406 страна), Академска мисао, Београд, IV издање 2008. ISBN 978-86-7466-328-8

Књига 3 се користи на Електротехничком факултету у Београду као уџбеник за комплетно градиво из предмета *Алгоритми и структуре података*, као и *Алгоритми и структуре података 1 и 2*. Ова књига се, такође, користи као једини уџбеник из сличних предмета на више сродних факултета у региону.

Књиге 1 и 2 се користе као литература за предмет *Мултипроцесорски системи*, као и на постдипломској настави из области мултипроцесорских система. Ове књиге у издању IEEE Computer Society Press су имале значајну продају и цитираност у претходном периоду и коришћене су у постдипломској настави и на неким универзитетима у иностранству.

#### **В5. Наставна активност**

Из приложених података се види да је наставна делатност кандидата на Електротехничком факултету у Београду била веома интензивна на свим нивоима студија. Непрестано је држао предмете на првој години са великим бројем студената. Његова ангажованост је доста већа од просечног оптерећења наставника на овом факултету. Иновирао је програме постојећих предмета и формирао нове предмете. Оцене на студентским анкетама су увек биле између 4 и 5 на свим предметима. Руководио је великим бројем завршних радова студената од којих су неки резултирали објављеним радовима. Кандидат је све своје обавезе у настави на Електротехничком факултету извршавао савесно, одговорно и квалитетно.

#### **Г. Библиографија научних и стручних радова**

##### **Г.1 Библиографија научних и стручних радова у последњем изборном периоду (од 2011.)**

###### *1. Радови у међународним часописима (M20)*

1. Punt M., **Тomašević M.**, Đorđević J., "Evaluation and Analysis of an On-line Error Detection Monitoring Technique", *Computers and Electrical Engineering*, Vol. 39, Iss. 2, February 2013, pp. 261-273.

ISSN: 0045-7906 Impact Factor: 0.992 (2013) (M23)

2. Tomašević V., **Tomašević M.**, "An Analysis of Chain Characteristics in the Cryptanalytic TMTO Method", *Theoretical Computer Science*, Vol. 501, August 2013, pp. 52-61.

ISSN: 0304-3975 Impact Factor: 0.516 (2013) (M23)

3. Vitorović A., **Tomašević M.**, Milutinović V., "Manual Parallelization versus State-of-the-art Parallelization Techniques: the SPEC CPU2006 as a Case Study", *Advances in Computers*, vol. 92, January 2014, pp. 203-251.

ISSN: 0065-2458 Impact Factor: 0.489 (2013) (M23)

4. Radulović M., **Tomašević M.**, Milutinović V., "Register-Level Communication in Speculative Chip Multiprocessors", *Advances in Computers*, vol. 92, January 2014, pp. 1-66.

ISSN: 0065-2458 Impact Factor: 0.489 (2013) (M23)

5. Dundžerski D., **Tomašević M.**, "GPU-Based Parallelization of the OSPF and BGP routing protocols", *Concurrency and Computation: Practice and Experience*, Vol. 27, Iss. 1, January 2015, pp. 237-251.

ISSN: 1532-0626 Impact Factor: 0.784 (2013) (M22)

## 2. Радови у домаћим часописима (M50)

1. Milivojević M., Đurđević Đ., **Tomašević M.**, "Architecture of a System for Interactive Training and Testing in Algorithms and Data Structures", *Telfor Journal*, Vol.3 No.1, 2011, pp. 60-65, ISSN: 1821-3251 (M53)

2. Mišić M., **Tomašević M.**, "Data Sorting Using Graphics Processing Units", *Telfor Journal*, Vol. 4 No.1, 2012, pp. 43-48, ISSN: 1821-3251 (M53).

3. Mišić M., Dašić D., **Tomašević M.**, "An Analysis of OpenACC Programming Model: Image Processing Algorithms as a Case Study", *Telfor Journal*, Vol. 6, No. 1, 2014, pp. 53-58. ISSN: 1821-3251 (M53)

## 3. Радови саопитени на међународним научним скуповима (M30)

1. Mišić M., Đurđević Đ., **Tomašević M.**, "Evolution and Trends in GPU Computing", *MIPRO*, Opatija, Hrvatska, Maj 2012., pp. 289-294.

2. Štrbac-Savić S., **Tomašević M.**, "Comparative Performance Evaluation of the AVL and Red-Black Trees", *V Balcan Conference in Informatics*, Novi Sad, September 2012, pp. 14-19.

3. Milić U., Gelado I., Puzović N., Ramirez A., **Tomašević M.**, "Parallelizing General Histogram Application for CUDA Architecture", *International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation*, Samos, Greece, July 2013, pp. 11-18.

4. Mišić M., Bethune I., **Tomašević M.**, "Automated Regression Testing and Code Coverage Analysis of the CP2K Application", *7<sup>th</sup> IEEE International Conference on Software Testing, Verification, and Validation*, Cleveland, USA, April 2014, pp. 95-98.

## 4. Радови саопитени на домаћим научним скуповима (M60)

1. Dundžerski D., **Tomašević M.**, "Paralelizacija izbora najboljih ruta u BGP protokolu pomoću grafičkog procesora", *XIX telekomunikacioni forum TELFOR*, Beograd, Novembar 2011. (M63)

2. Mišić M., **Tomašević M.**, "Sortiranje podataka korišćenjem grafičkih procesorskih jedinica" *XIX telekomunikacioni forum TELFOR*, Beograd, Novembar 2011. (M63)
3. Štrbac-Savić S., **Tomašević M.**, "Analiza tehnika za reorganizaciju samopodešavajućih stabala", *XI Naučno-stručni simpozijum Infoteh*, Jahorina, Mart 2012. (M63)
4. Štrbac-Savić S., **Tomašević M.**, "Analiza performansi skoro balansiranih stabala binarnog pretraživanja", *Konferencija ETRAN-a*, Zlatibor, Jun 2012. (M63)
5. Mišić M., **Tomašević M.**, "Analiza performansi memorijske hijerarhije na CUDA grafičkim procesorima", *Konferencija ETRAN-a*, Zlatibor, Jun 2012. (M63)
6. **Tomašević V.**, **Tomašević M.**, "Kompromis između vremenskih i memorijskih zahteva u kriptanalitičkom postupku", *XX telekomunikacioni forum TELFOR*, Beograd, Novembar 2012. (Predavanje po pozivu) (M61)
7. Ilić V., Mišić M., **Tomašević M.**, "Primena grafičkih procesora u obradi zvučnih signala", *XX telekomunikacioni forum TELFOR*, Beograd, Novembar 2012. (M63)
8. Miletić S., Mišić M., **Tomašević M.**, "Implementacija grafovskih algoritama korišćenjem grafičkih procesora", *Konferencija ETRAN-a*, Jun 2013. (M63)
9. Mišić M., Dašić D., **Tomašević M.**, "Analiza primene OpenACC direktiva u implementaciji algoritama za obradu slike", *XXI telekomunikacioni forum TELFOR*, Beograd, Novembar 2013. (M63)

## Г.2 Библиографија научних и стручних радова у претходним изборним периодима

### 1. Радови у међународним часописима (M20)

1. **Tomašević M.**, Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 1," *IEEE Micro*, Vol.14., No.5, October 1994, pp. 52-59.  
ISSN 0272-1732 Impact Factor: 0.43 (M23)
2. **Tomašević M.**, Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 2," *IEEE Micro*, Vol.14., No.6, December 1994, pp. 61-66.  
ISSN 0272-1732 Impact Factor: 0.43 (M23)
3. Savić, S., **Tomašević M.**, Milutinović V. "Improved RMS for the PC Environment," *Microprocessors and Microsystems*, Vol. 19, No. 10, December 1995, pp. 609-619.  
ISSN: 0141-9331 Impact Factor: 0.163 (1996) (M23)
- 4 **Tomašević M.**, Milutinović V. "The Word-invalidate Cache Coherence Protocol," *Microprocessors and Microsystems*, Vol. 20, No. 1, March 1996, pp. 3-16.  
ISSN: 0141-9331 Impact Factor: 0.163 (M23)
5. Grujić A., **Tomašević M.**, Milutinović V., "A Simulation Study of Hardware-Oriented DSM Approaches", *IEEE Parallel & Distributed Technology*, Vol. 4, No. 1, Spring 1996, pp. 74-83. Napomena: Današnji naziv - *IEEE Concurrency*  
ISSN: 1063-6552 Impact Factor: 1.727 (1998) (M21)
6. Protić J., **Tomašević M.**, Milutinović V., "Distributed Shared Memory: Concepts and Systems," *IEEE Parallel & Distributed Technology*, Vol. 4, No. 2, Summer 1996, pp. 63-79.  
ISSN: 1063-6552 Impact Factor: 1.727 (1998) (M21)

7. Đorđević J., **Tomašević M.**, Bojović M., Potić V., Randić S., "An Operating System Accelerator," *Journal of Systems Architecture*, Vol. 44, No. 9-10, June 1998, pp. 737-754.

ISSN: 1383-7621 Impact Factor: 0.029 (1998) (M23)

8. Bojović M., **Tomašević M.**, Đorđević J., "The Interactive Development and Testing System for a RISC-Style Processor," *The Computer Journal*, Vol. 42, No. 5, May 1999., pp. 1-8.

ISSN: 0010-4620 Impact Factor: 0.349 (1999) (M23)

9. Đorđević J., Bojović M., **Tomašević M.**, Lazić B., Velašević D., "A RISC-Style Hardware Accelerator for Operating Systems," *International Journal of Computers and Applications*, Vol. 21, No. 2, 1999, pp. 50-55.

ISSN: 1206-212X *Časopis bez impact factor*a (M24)

10. **Tomašević M.**, Bojović M., Đorđević J., "A Hardware Implementation of the Mechanism of Multiprocessing", *Microprocessors and Microsystems*, Vol. 23, December 1999, pp. 471-479.

ISSN: 0141-9331 Impact Factor: 0.151 (1999) (M23)

## 2. Радови у домаћим часописима (M50)

1. Radulović M., **Tomašević M.**, "A Proposal for Register-level Communication in a Speculative Chip Multiprocessor", *ETF Journal of Electrical Engineering*, University of Montenegro, Vol. 15, No. 1, May 2006, pp. 91-98. (štampan nagrađeni rad 4.28 sa konferencije) ISSN 0352 – 5207 (M53)

2. **Tomašević M.**, Protić J., Savić S., Jovanović M., Grujić A., Milutinović V. "A Reflective Memory System for Personal Computers", *The IPSI Bgd Transactions on Internet Research*, Vol. 2, No. 2, July 2006, pp. 7-12. ISSN: 1820-4503 (M53)

3. Radulović M., **Tomašević M.** "On Reducing Overheads in CMP TLS Integrated Protocols", *The IPSI Bgd Transactions on Internet Research*, Vol. 3, No. 1, January 2007, pp. 11-17. ISSN: 1820-4503 (M53)

4. Tomašević V., **Tomašević M.**, "Pregled i analiza kriptanalitičkih TMT0 metoda", *Singidunum revija*, Beograd, oktobar 2010., pp. 141-152. ISSN: 1820-8819 (M53)

## 3. Радови саопитени на међународним научним скуповима (M30)

1. **Tomašević M.**, Milutinović V., "A Simulation Study of Snoopy Cache Coherence Protocols", *25th Hawaii International Conference on System Sciences*, Kauai, USA, January 1992., pp. 427-436.

2. **Tomašević M.**, Milutinović V., "A Survey of Hardware Solutions for Maintenance of Cache Coherence in Shared-Memory Multiprocessors", *26th Hawaii International Conference on System Sciences*, Maui, USA, January 1993., pp. 863-872.

3. Graovac S., **Tomašević M.**, Benčik R., Radosavljević A., "Train Driving Simulator," *5th International Training Equipment Conference*, Hague, April 1994.

4. Grujić A., **Tomašević M.**, Milutinović V., "A Simulation Study of Hardware-Oriented DSM Approaches", *IEEE Region 10's 9th Annual International Conference*, Singapore, August 1994, pp. 386-390.

5. Jovanović M., **Tomašević M.**, Milutinović V., "Design Issues in Block-Oriented Reflective Memory System," *Proceedings of XVI Int. Symposium on Nuclear Electronics and Computing*, Varna, September 1994.

6. Protić J., **Tomašević M.**, Milutinović V., "A Survey of Distributed Shared Memory Approaches," *Proceedings of XVI Int. Symposium on Nuclear Electronics and Computing*, Varna, September 1994.
7. Jovanović M., **Tomašević M.**, Milutinović V., "A Simulation Analysis of Two Reflective Memory Approaches," *28th Hawaii International Conference on System Sciences*, Maui, USA, January 1995, pp. 140-149.
8. Protić J., **Tomašević M.**, Milutinović V., "A Survey of Distributed Shared Memory Systems," *28th Hawaii International Conference on System Sciences*, Maui, USA, January 1995, pp. 74-84.
9. Milutinović V., **Tomašević M.**, Marković B., Tremblay M. "A New Cache Architecture Concept: The Split Temporal/Spatial Cache," *Proceedings of the MELECON96*, Bari, Italy, May 1996, pp. 1108-1111.
10. Protić J., Tartalja I., **Tomašević M.**, "Memory Consistency Models for Shared Memory Multiprocessors and DSM Systems," *Proceedings of the MELECON96*, Bari, Italy, May 1996, pp. 1112-1115.
11. Milutinović V., Marković B., **Tomašević M.**, Tremblay M. "The Split Temporal/Spatial Cache: A Performance Analysis," *Proceedings of 5th SCIZZL*, Santa Clara, USA, March 1996, pp. 72-78.
12. Milutinović V., Marković B., **Tomašević M.**, Tremblay M. "The Split Temporal/Spatial Cache: A Complexity Analysis," *Proceedings of 6th SCIZZL*, Santa Clara, USA, September 1996, pp. 87-96.
13. Tončev M., **Tomašević M.**, Aleksić M., "The Impact of Out-of-Order Message Delivery on Cache Coherence Protocols", *Proceedings of the IEEE Canadian Conference on Electrical and Computer Engineering*, Toronto, 2001, pp. 399-404.
14. Tončev M., Djordjević J., **Tomašević M.**, Aleksić M., "Multithreaded Communication Controller For Efficient DSM Multiprocessors", *Proceedings of the IEEE Canadian Conference on Electrical and Computer Engineering*, Toronto, 2001, pp. 429-433.
15. Tončev M., **Tomašević M.**, Djordjević J., Aleksić M., "Improving Performance of a DSM System by the Communication Controller Organization", *Proceedings of the IEEE Canadian Conference on Electrical and Computer Engineering*, Toronto, 2004.
16. Elahresh M., Djordjević J., **Tomašević M.**, Aleksić M., "An Improved On-Line Monitoring Technique for a Fault-Tolerant Computing Node", *Proceedings of the IEEE Canadian Conference on Electrical and Computer Engineering*, Toronto, 2004, pp. 1553-1556.
17. **Tomašević M.**, Puzović N., Leković S., "Analysis and Improvement of Replacement Algorithms in SMP Cache Memory Systems", *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, L'Aquila, July 2005.
18. Radulović M., **Tomašević M.**, "An Aggressive Register-level Communication in a Speculative Chip Multiprocessor", *IEEE EUROCON2005*, Belgrade, November 2005, pp. 689-672.
19. Radulović M., **Tomašević M.**, "Support for Thread-Level Speculation in Chip Multiprocessors", *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, L'Aquila, July 2007, pp. 405-412.
20. Radulović M., **Tomašević M.**, "Towards an Improved Integrated Coherence and Speculation Protocol", *IEEE EUROCON2007*, Warsaw, September 2007.



21. Radulović M., Girbal S., **Tomašević M.**, "Simulation Support for Speculative Multithreading Processors", *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, L'Aquila, July 2008.

22. Stojanović S., Furlan B., **Tomašević M.**, Milutinović V., "An Overview of Concurrency Support in Accessing Shared Data in SMPs," *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, L'Aquila, July 2008.

23. Radulović M., Girbal S., **Tomašević M.**, "Evaluating the SISC TLS Protocol through Structural Simulation", *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, Terrasa, Barcelona, July 2009.

24. Punt M., Djordjević J., **Tomašević M.**, "A Simulation Environment for the On-Line Monitoring of a Fault Tolerant Flight Control Computer", *IEEE Eastern European Regional Conference on the Engineering of Computer Based Systems*, Novi Sad, September 2009, pp. 100-109.

25. Mišić M., **Tomašević M.**, "Analysis of Parallel Sorting Algorithms on Different Parallel Platforms", *Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)*, Fiuggi, Italy, July 2011.

#### 4. Радови саопштени на домаћим научним скуповима (M60)

1. Potić V., Đorđević J., Lazić B., Velašević D., Randić S., **Tomašević M.** "Arhitektura i organizacija procesora multiprocesne obrade", *XXVII Konferencija ETAN-a*, Subotica, Jun 1982.

2. Đorđević J., Randić S., **Tomašević M.**, "Mikroassembler procesora multiprocesne obrade", *XXVII Konferencija ETAN-a*, Subotica, Jun 1982.

3. Đorđević J., **Tomašević M.**, "Simulator procesora multiprocesne obrade", *XXVIII Konferencija ETAN-a*, Struga, Jun 1983.

4. Bojović M., Đorđević J., **Tomašević M.**, Potić V., Randić S., "Komandni jezik za upravljanje procesorom multiprocesne obrade", *XXVIII Konferencija ETAN-a*, Split, Jun 1984.

5. Đorđević J., Potić V., Randić S., **Tomašević M.**, Bojović M., "Analiza preklapanja mikroinstrukcija procesora multiprocesne obrade", *XXVIII Konferencija ETAN-a*, Split, Jun 1984.

6. **Tomašević M.**, Đorđević J., Potić V., "Razmatranje arhitekture procesora multiprocesne obrade", *XXX Konferencija ETAN-a*, Herceg Novi, Jun 1986.

7. **Tomašević M.**, Džigurski O., Vojvodić I., Petronijević D., "Distribuirani računarski sistem za simulaciju dinamičkih sistema u realnom vremenu", *XXXIII Konferencija ETAN-a*, Novi Sad, Jun 1989.

8. **Tomašević M.**, Džigurski O., Petronijević D., "Simulacija grafičkog prikazivanja podataka u avionskim računarskim sistemima", *XXXIV Konferencija ETAN-a*, Zagreb, Jun 1990.

9. **Tomašević M.**, Milutinović V., "Dvonivoska hijerarhija keš memorija u multiprocesorskim sistemima sa zajedničkom memorijom i zajedničkom magistralom", *XXXV Konferencija ETAN-a*, Ohrid, Jun 1991.

10. **Tomašević M.**, Gobović A., Milutinović V., "Simulator multiprocesorskog sistema sa zajedničkom memorijom i zajedničkom magistralom", *XXXVI Konferencija ETAN-a*, Kopaonik, Jun 1992.

11. **Tomašević M.**, Milutinović V., "Analitička evaluacija decentralizovanih protokola za koherenciju keš memorija", *XXXVII Konferencija ETAN-a*, Beograd, Jun 1993.

12. Grujić A., **Tomašević M.**, Milutinović V., "Simulaciona analiza tri DSM pristupa", *XXXVIII Konferencija ETAN-a*, Niš, Jun 1994.

13. Savić S., **Tomašević M.**, Milutinović V., "Simulacija i implementacija jednog koncepta distribuirane deljene memorije", *XXXVIII Konferencija ETAN-a*, Niš, Jun 1994.

14. **Tomašević M.**, Benčik R., Graovac S., "Računarska podrška trenažera za obuku mašinovođa", *JUŽEL94*, Vrnjačka Banja, Oktobar 1994.

15. Protić J., **Tomašević M.**, Milutinović V., "Pregled DSM procesiranja: koncepti", *YU INFO*, Brezovica, Mart 1995.

16. Jovanović M., **Tomašević M.**, "Simulaciono poređenje dva pristupa sistema sa reflektivnom memorijom", *YU INFO*, Brezovica, 1995.

17. Jovanović M., **Tomašević M.**, "Analitičko modeliranje performansi RM/MC sistema", *XXXIX Konferencija ETAN-a*, Zlatibor, Jun 1995.

18. Protić J., **Tomašević M.**, Milutinović V., "Pregled DSM procesiranja: sistemi", *XXXIX Konferencija ETAN-a*, Zlatibor, Jun 1995.

19. Tončev M., **Tomašević M.**, Đorđević J. Milutinović V., "Statistička analiza korišćenja primitiva protokola za održavanje keš koherencije kod DSM multiprocatora", *YU INFO*, Brezovica, April 1996.

20. Protić J., Tartalja I., **Tomašević M.**, "Prilog razumevanju memorijskih modela konzistencije", *YU INFO*, Brezovica, April 1996.

21. Jovanović M., **Tomašević M.**, "Analiza složenosti osnovnog i poboljšanog sistema sa reflektivnom memorijom", *XL Konferencija ETRAN-a*, Budva, Jun 1996.

22. Tončev M., **Tomašević M.**, Đorđević J., "Dinamička simulacija multiprocatora sa distribuiranom zajedničkom memorijom", *XLI Konferencija ETRAN-a*, Jun 1997. p. 103-106.

23. Tončev M., **Tomašević M.**, Đorđević J., "Višekontekstni komunikacioni kontroler za efikasni DSM multiprocator", *XLII Konferencija ETRAN-a*, Jun 1998.

24. Elahresh M., **Tomašević M.**, Đorđević J., "The On-line Error Detection Using the Monitoring Technique", *Informacione tehnologije*, Žabljak, Mart 1998.

25. Elahresh M., Đorđević J., **Tomašević M.**, "DASS – An Improved Monitoring Technique", *XLIII Konferencija ETRAN-a*, Septembar 1999.

26. Elahresh M., **Tomašević M.**, Đorđević J., "A Simulator for a Fault-Tolerant Computing Node", *XLIV Konferencija ETRAN-a*, Jun 2000.

27. Elahresh M., Đorđević J., **Tomašević M.**, "Evaluation of a Fault-Tolerant Computing Node", *XLIV Konferencija ETRAN-a*, jun 2000.

28. Radulović M., **Tomašević M.**, "A Proposal for Register-level Communication in a Speculative Chip Multiprocessor", *XLIX Konferencija ETRAN-a*, Jun 2005.

29. Milivojević M., Đurđević Đ., **Tomašević M.**, "Sistem za interaktivnu obuku i testiranje znanja iz algoritama i struktura podataka", *XVIII Telekomunikacioni forum TELFOR*, Beograd, Novembar 2010.

##### 5. Радови у публикацијама страних и домаћих научних института

1. **Tomašević M.**, Radulović M., "Speculative Chip Multiprocessors", *Proceedings of International Workshop devoted to the 25<sup>th</sup> Anniversary of Faculty of Natural Sciences*, Podgorica, September 2005, pp. 168-186.

## Д. Пројекти и реализације

### 1. Пројекти

Кандидат је био учесник више десетина домаћих и међународних пројеката који су као резултат имали реализације харверско-софтверских производа и студије, од којих су неки значајнији:

1. Развој и реализација процесора мултипроцесне обраде. Пројекат је рађен у Институту “Михајло Пупин”, Београд, у сарадњи са Институтом проблема управљања, Москва, за наручиоце из СССР.

2. Студија Дистрибуирани рачунарски системи. Студија је рађена у Институту “Михајло Пупин”, Београд, за специјалног наручиоца из Југославије.

3. Студија Мултипроцесни рачунарски системи. Студија је рађена у Институту “Михајло Пупин”, Београд, за специјалног наручиоца из Југославије.

4. Идејни пројект домаћег покретног рачунара посебне намене. Пројект је рађен у Институту “Михајло Пупин”, Београд, за специјалног наручиоца из Југославије.

5. Пројект пословног рачунара IMP86, Институт “Михајло Пупин”, Београд, за Информатику.

6. Рачунарски систем за вођење беспилотне летелице. Пројект је рађен у Институту “Михајло Пупин”, Београд, за специјалног наручиоца из Југославије.

7. Развој и симулација дистрибуираног авионског рачунарског система. Пројект је рађен у Институту “Михајло Пупин”, Београд, за специјалног наручиоца из Југославије.

8. Истраживање и развој хардверских и софтверских структура као подршка мултипроцесном мултимикропроцесорском систему за рад у реалном времену, Институт “Михајло Пупин”, Београд, за Основну заједницу науке, Београд

9. Развој хардверског протокола за одржавање кохеренције кеш меморија у мултипроцесорском систему са заједничком меморијом и заједничком магистралом. Пројект је рађен на Електротехничком факултету, Београд, за компанију NCR, Augsburg, Немачка.

10. Коришћење пакета N.2 за симулациону студију протокола за одржавање кохеренције кеш меморија. Студија је рађена на Електротехничком факултету, Београд за фирму TDT, Cleveland, SAD.

11. Развој тренажера за обуку машиновођа. Пројект је рађен у Институту “Михајло Пупин”, Београд, за Југословенске железнице.

12. Унапређење мултипроцесорских система са заједничком меморијом, за фирму Encore, SAD.

13. Евалуација мултипроцесорских система са хардверски имплементираним механизмом дистрибуиране заједничке меморије, за компанију Encore, SAD.

14. Развој и реализација мултипроцесорског система са рефлективном меморијом заснованог на РС рачунарима, за фирму Encore, SAD.

15. Истраживање у области паралелних рачунарских система. Истраживање је рађено на Електротехничком факултету, Београд и више других институција у оквиру петогодишњег пројекта Фонда за науку Србије.

16. Истраживање у области мултипроцесорских система са заједничком меморијом, за Министарство просвете Црне Горе.

17. Инфраструктура и апликације за електронско пословање и образовање преко Интернета. Пројекат је рађен на Електротехничком факултету, Београд, као један од трогодишњих стратешких пројеката Министарства за науку и технологију Србије.

18. Експертиза у области мултипроцесорских система за компанију Hewlett Packard, SAD.

19. Истраживање у области архитектура високе перформансе за HIPEAC2.

20. Истраживање из области интерконекионих мрежа за паралелне рачунаре високих перформанси са Институтотом Јожеф Штефан, Љубљана, Словенија.

21. Master Study Development Program, за World University Service (WUS), Austrija.

22. Истраживање из области модела трансакционе меморије, EURO TM, конзорцијум више европских универзитета.

23. Развој дигиталних технологија и умрежених сервиса у системима са уграђеним електронским компонентама. Пројекат се ради на Електротехничком факултету, Београд, као трогодишњи пројекат Министарства за просвету, науку и технолошки развој Србије.

## *2. Реализације*

Кандидат је самостално или заједно са осталим учесницима на пројекту имао више реализација од којих су значајније:

1. Процесор мултипроцесне обраде – специјализовани процесор за извршавање примитива оперативног система.

2. PC-RMS плоча за повезивање PC рачунара у систем са рефлективном меморијом.

3. DRS-NA дистрибуирани рачунарски систем за симулацију динамичких система у реалном времену за специјалног наручиоца.

4. Систем за управљање беспилотном летелицом за специјалног наручиоца.

5. Развојно окружење за процесор мултипроцесне обраде (асемблер, линкер, пуњач, симулатор, услужни микропрограми).

6. Софтверски пакет за симулацију мултипроцесорских система са заједничком меморијом и заједничком магистралом.

7. Софтверски пакет за симулацију система са хардверски реализованим механизмом дистрибуиране заједничке меморије.

8. Софтверски пакет за симулацију система са рефлективном меморијом.

## **Ђ. Остали резултати, стручне и друштвене активности**

Био је члан Научног већа Института “Михајло Пупин” и члан Савета РЈ за Рачунарске системе Института “Михајло Пупин”, Београд.

Кандидат је обављао или и даље обавља следеће дужности на Електротехничком факултету:

1. Шеф Катедре за Рачунарску технику и информатику (од 2012.).
2. Заменик шефа Катедре за Рачунарску технику и информатику (од 2006. до 2012.).
3. Заменик шефа Одсека за Рачунарску технику и информатику.

4. Члан Наставне комисије.
5. Члан Комисије за признавање страних високошколских исправа (од 2013.).

Кандидат је обављао или и даље обавља следеће струковне дужности:

1. Члан струковне организације HiPEAC (European Network of Excellence on High Performance and Embedded Architecture and Compilation).
2. Члан управљачког комитета акције EURO TM,
3. Рецензент радова у међународним часописима: IEEE Transactions on Computers, IEEE Proceedings, IEEE Micro, IEEE Concurrency, Software: Practice and Experience) и међународних конференција (ICPP, HICSS, COMPSAC),
4. Рецензент у домаћим часописима (Telfor Journal, Yujor, Serbian Journal of Electrical Engineering) и конференција (ЕТРАН, ТЕЛФОР, Информационе Технологије, Инфотек, итд.),
5. Члан програмског одбора конференције *Информационе Технологије*

## **Е. Приказ и оцена научног рада кандидата**

Из претходног материјала се види да се кандидат бавио већим бројем научних и стручних проблема који се, ради прегледнијег приказивања остварених резултата, могу разврстати на следеће области: мултипроцесорски системи, рачунарски системи посебне намене, развојна софтверска средства, структуре података, системи са смањеном осетљивошћу на отказе, криптографија, прцесирање опште намене на графичким процесорима. Из ових области кандидат је објавио више радова у престижним међународним часописима и две едитоване књиге код реномираног иностраног издавача.

### *1. Приказ и оцена рада кандидата у ранијем периоду, пре реизбора 2011. г.*

#### Мултипроцесорски системи

Облашћу мултипроцесорских система кандидат се интензивно бави од израде докторске дисертације па све до данас. Он се претежно бавио истраживачким темама у системима са заједничком меморијом, и то: протоколима за одржавање кохеренције приватних кеш меморија, механизмом дистрибуиране заједничке меморије, системима са рефлексивном меморијом, моделима меморијске конзистенције, организацијом меморијске хијерархије, организацијом комуникационих контролера, спекулативним извршавањем на нивоу нити у мултипроцесорским системима на чипу, као и алгоритмима замене у кеш меморијама. У овој области кандидат је са коауторима објавио више радова, као и две едитоване књиге у издању *IEEE Computer Society Press*.

Један од основних проблема у мултипроцесорским системима је смањење латенције меморијског приступа, а најчешће се ово постиже применом приватних кеш меморија. Тако се јавља веома важан проблем кохеренције приватних кеш меморија, који се најефикасније решава хардверским протоколима. У радовима Г.2.1.1, Г.2.2.1 и Г.2.3.2 је дат детаљан преглед стања у овој области кроз класификацију и елаборацију постојећих решења, као и дискусија свих елемената од значаја. Искрпно и компетентно познавање ове области је омогућило да се објави књига В4.1 која садржи свеобухватан преглед најзначајнијих решења у тој области. Ова књига садржи и значајан део оригинално развијеног материјала од стране самих аутора (два рада, уводно поглавље, прегледна поглавља за сваку од покривених области). Она се користи као уџбеник на редовним и постдипломским студијама на неким иностраним универзитетима.

У оквиру рада на докторској дисертацији кандидат је предложио и развио нови хардверски протокол за кохеренцију намењен системима са заједничком меморијом и заједничком магистралом – WIP (Word Invalidate Protocol), који је описан у раду Г.2.1.4. Овај протокол

пored потпуне инвалидације блока уводи и парцијалну инвалидацију на нивоу речи, чиме се повећава искоришћење података прихваћених у кеш меморију и смањује саобраћај на магистралама, што све води ка већој процесној снази система. WIP протокол је намењен и ублажавању појаве “лажног” дељења података. За прелиминарну евалуацију перформанси развијен је аналитички поступак заснован на MVA моделу, који се може применити на све протоколе исте класе. Овај поступак је елабориран у раду Г.2.4.11. Прецизна евалуација је спроведена поступком симулационе анализе у широком опсегу вредности релевантних параметара, што је описано у раду Г.2.3.1. Такође, урађена је и имплементациона анализа у циљу процене додатне сложености. Целокупна анализа је показала да предложени протокол даје побољшане перформансе у условима од интереса уз минималну додатну сложеност.

Активност кандидата у овој области се природно проширила и на системе са дистрибуираном заједничком меморијом (DSM). Рад Г.2.1.6 представља исцрпан преглед ове области који покрива основне појмове, алгоритме, параметре од значаја, као и оригиналну класификацију која се заснива на начину имплементације DSM система. Дати су детаљни табеларни прикази карактеристика великог броја постојећих система, као и осврт на могуће правце развоја ове области. Остали радови који исцрпније покривају поједине аспекте DSM система и алгоритама су: Г.2.3.6, Г.2.3.8, Г.2.4.15 и Г.2.4.18. Заједно са коауторима је, такође, објавио књигу В4.2 која потпуно покрива ову област истраживања. Слично претходној књизи и она приказује најзначајније доприносе према класификацији коју су развили аутори, садржи велики део оригиналног материјала и користи се у настави у иностранству. У радовима Г.2.3.4 и Г.2.4.12 посебна пажња је посвећена системима са хардверски имплементираним DSM механизмом због њихове ефикасности. У том смислу извршена је детаљна компаративна евалуација система DASH, SCI, KSR1 и DDM као репрезентативних представника и изведени релевантни закључци.

На основу материјала из књига В4.1 и В4.2 кандидат је са коауторима одржао двадесетак предавања по позиву на познатим међународним конференцијама, универзитетима и компанијама. На пример, предавање о системима са дистрибуираном заједничком меморијом је два пута држано на најугледнијој конференцији из области архитектуре рачунара – ISCA (1995. у Санта Маргерита Лигуре, Италија и 1996. у Филаделфији, САД), а предавање о хардверским протоколима за кохеренцију на, такође, изузетно престижној конференцији НРСА 1996 у Сан Хозеу, САД.

Предмет интересовања кандидата била је и комплексна подобласт модела меморијске конзистенције који представљају једну од техника за сакривање и смањење латенције приступа меморији. У радовима Г.2.3.10 и Г.2.4.20 детаљно су представљени ови модели уз низ посебно развијених примера који доприносе разумевању формалних категорија у овој области. Обухваћени су модели од најрестриктивније секвенцијалне до најрелаксиранијих улазне и лење излазне конзистенције.

У области система са рефлективном меморијом кандидат је, заједно са сарадницима, у оквиру рада на пројекту Д.1.14 предложио побољшана решења ових система од којих су нека реализована. У раду Г.2.3.5 су разрађени мултипроцесорски системи са рефлективном меморијом који балансирају потребу за великом пропусном моћи са захтевом за малим временом одзива (RM/MC) и у том смислу дат предлог који побољшава перформансе таквих система (радови Г.2.3.7 и Г.2.4.16). Предложено решење подразумева акције и у време превођења и у време извршавања програма. Поред тога, дат је и побољшани алгоритам арбитрације на магистралама. У наведеним радовима приказани су и резултати евалуације добијени применом симулационе анализе. У раду Г.2.4.17 развијен је и ефикасан аналитички поступак моделирања и евалуације система са заједничком меморијом. Комплетност евалуације заокружена је поступком имплементационе анализе описане у раду Г.2.4.21.

Као резултат рада на пројекту Д.1.14 омогућено је повезивање РС рачунара у систем заснован на рефлективној меморији. У том циљу предложено је неколико побољшања концепта (филтрација уписа, ургентни захтеви за магистралом, кеширање, итд.) ради постизања бољих перформанси, а затим је реализован прототип кључног елемента система - плоче са рефлективном меморијом. Овај производ је касније ушао серијску производњу компаније *Encore*. Сажет опис овог пројекта дат је у радовима Г.2.1.3, Г.2.1.11 и Г.2.4.13.

У раду Г.2.4.17 је приказан развијени аналитички поступак на основу којег је извршена статичка анализа коришћења примитива протокола за одржавање кохеренције кеш меморија мултипроцесора са дистрибуираном заједничком меморијом. У Г.2.4.22 је приказан развијени динамички метод за прецизну симулацију разноврсних мултипроцесорских архитектура и његова примена илустрована на примеру евалуације неколико предлога решења за смањење кашњења меморијског система типичног мултипроцесорског система. У Г.2.4.23 је указано на могућност коришћење вишеконтекстног протокол процесора ради повећања пропусне моћи комуникационог контролера, предложена и описана оригинална техника преласка са контекста на контекст, приказане њене предности у односу на постојеће технике и процењен утицај предложеног решења на перформансе. Даљи резултати овог истраживања приказани су у Г.2.3.13, Г.2.3.14 и Г.2.3.15.

У раду Г.2.4.9 је предложена ефикасна двонивоска хијерахија у мултипроцесорским системима за заједничком меморијом и заједничком магистралом. Једна од главних карактеристике хијерархије на другом нивоу су приватне кеш меморије за податке и дељене кеш меморије за инструкције. Овај рад је проглашен за најбољи у Секцији за рачунарску технику на конференцији ЕТАН-а 1991. године.

Једна специфична архитектура кеш меморије (STS) заснована на бољем коришћењу локалности је предложена у раду Г.2.3.9. Кеш меморија за податке је подељена на два дела: део за податке са временском локалношћу (класична хијерархија) и део за податке који показују просторну локалност (мала кеш меморија са механизмом за прихватање унапред). Поред тога, предложен је и механизам за динамичко одређивање типа локалности. Анализа перформанси је описана у раду Г.2.3.11, а анализа хардверске сложености у раду Г.2.3.12.

Кандидат се бавио побољшањем алгоритама замене у кеш меморијама мултипроцесорских система (рад Г.2.3.17). У том циљу предложио је квалитативно нов алгоритам замене који се, уместо само на критеријуму временске локалности, првенствено заснива на стању блока у оквиру протокола за кохеренцију. Симулациони резултати показују боље перформансе овог алгоритма у односу на класичне (FIFO, LRU).

Поред тога кандидат се бавио и истраживањима у областима дистрибуираних система и мултипроцесних система. У Д.1.2 је дат преглед, извршена класификација и дате основне карактеристике хардвера и софтвера постојећих дистрибуираних рачунарских система. У Д.1.3 је показано како се у системима са неефикасним преласком са контекста на контекст могу уградити механизми неопходни за ефикасан мултипроцесни рад, док су у Д.1.8 предложене и развијене хардверске и софтверске структуре које омогућавају мултипроцесни рад у мултимикропроцесорском систему за рад у реалном времену.

Кандидат се, такође, бавио облашћу спекулативне паралелизације на нивоу нити у мултипроцесорским системима на чипу. Из овога је произашло прегледно предавање по позиву на међународном симпозијуму објављено у Г.2.5.1. У раду Г.2.1.12 је извршена анализа недостатака постојећих решења за подршку спекулације на нивоу нити (TLS). Један резултат овог истраживања је и SIC (Snoopy Inter-register Communication) протокол који се користи за комуникацију на регистарском нивоу прикиком спекулативног извршавања програмских нити у мултипроцесору на чипу. Овај протокол је приказан у раду Г.2.3.12. Његова унапређена верзија, ESIC протокол, је заснована на агресивном прослеђивању

вредности од произвођача пре захтева у тежњи да се повећа искоришћење процесора. Овај протокол је приказан у раду Г.2.4.28. Развијени су и протоколи који омогућавају спекулацију на меморијском нивоу, који су изложени у радовима Г.2.3.19 и Г.2.3.20. Врло актуелни проблеми оспособљавања симулационог окружења за евалуацију спекулације на нивоу нити описани су у Г.2.3.21 и Г.2.3.23.

#### Рачунарски системи посебне намене

У оквиру пројекта Д.1.1 кандидат је учествовао у свим фазама развоја, пројектовања и реализације оригиналног процесора ПМО. Процесор ПМО је специјализовани процесор који ради у комбинацији са рачунарима серије ЕС и реализује неке функције оперативног система везане за рад са процесима, ресурсима, догађајима и улазно/излазним баферима (радови Г.2.1.7, Г.2.1.9, Г.2.4.1). Процесор има RISC архитектуру и реализован је применом технике преклапања фаза извршавања већег броја инструкција (Г.2.1.10, Г.2.4.5, Г.2.4.6) у дискретној технологији по захтеву наручиоца. Развијен је и микрорачунарски управљан систем за тестирање процесора (Г.2.4.4).

Кандидат је у току рада у Институту “Михајло Пупин” радио на више пројеката за специјалног наручиоца из наше земље, од којих су најважнија три пројекта. У оквиру пројекта Д.1.4 кандидат је учествовао у конципирању домаћег покретног рачунара који је предвиђен да функционише у посебним радним условима са повишеним степеном поузданости. Због тога је требало предвидети одговарајућа решења и у хардверу и у софтверу овог система. Направљени су пројекти три верзије рачунара различитог обима за различите нивое намене. Кандидат је учествовао и на пројекту Д1.6 у конципирању и развоју система за управљање беспилотном летелицом за истог корисника и то претежно на хардверском делу система који је био заснован на рачунарским плочама фирме Intel. Систем је омогућавао погодну припрему мисије, праћење и вођење до три летелице истовремено, као и чување података који омогућавају каснију анализу мисије.

На пројекту Д.1.7 је учествовао у конципирању и развоју дистрибуираног рачунарског система за симулацију динамичких система који раде у реалном времену. Овај систем, заснован на рачунарима и радним станицама фирме DEC, начелно је описан у раду Г.2.4.7. Систем је затим реализован са магистралом посебне намене 1553В и искоришћен за симулацију авионског рачунарског система за управљање летом и графичко приказивање на HUD и HDD показивачима (рад Г.2.4.8).

За потребе Југословенских железница у Институту “Михајло Пупин” је урађен пројект симулатора/тренажера за обуку машиновођа (Д.1.11). Кандидат је посебно радио на рачунарском делу система који је заснован на РС рачунарима (рад Г.2.4.14), а реална опрема (одсечак стварне локомотиве) омогућава веома квалитетну обуку у уобичајеним и акцидентним ситуацијама. Концепт читавог система, његово функционисање и могућности су описани у раду Г.2.3.3.

#### Развојна софтверска средства

У оквиру рада на разним пројектима кандидат је посебно био ангажован на развоју и реализацији софтверских алата који су служили за развој рачунарских система или за потребе евалуације разних решења пре њихове реализације. Тако је у склопу пројекта Д.1.1 кандидат развио софтверски систем за развој микропрограма процесора мултипроцесне обраде који се састоји од микроасемблера (Г.2.4.2), симулатора и пуњача (Г.2.4.3), а затим помоћу њих реализовао и истестирао комплетан скуп микропрограма. За потребе евалуације хардверских протокола за кохеренцију кеш меморија направљен је симулатор мултипроцесорског система са заједничком меморијом и заједничком магистралом са синтетичким генератором адресних трагова при чему је побољшан Archibald-Waer-ov модел



тако да може да се форсира и процесорска локалност (рад Г.2.4.10). Са сличним моделом радног оптерећења направљени су симулатори DSM система са хардверски имплементираним DSM механизмом за потребе њихове компаративне евалуације на пројекту Д.1.12. У складу са захтевима пројекта Д.1.13 направљен је и је симулатор мултипроцесорског система са рефлективном меморијом који је послужио за евалуацију оригинално предложених унапређења RM концепта која је претходила имплементацији.

Развијен је и софтверски пакет који омогућава динамичку симулацију мултипроцесора са дистрибуираном заједничком меморијом који као радно оптерећење користи реалне паралелне апликације из стандардног скупа SPLASH-2, па омогућава симулацију највишег нивоа репрезентативности и веродостојности. Овај метод и реализовани симулатор описани су у раду Г.2.4.22.

#### Алгоритми и структуре података

Следећи потребе предмета из којих држи наставу кандидат се интензивно бавио облашћу алгоритама као и проблемима логичке организације и физичке имплементације структура података. Као последица тога произашла је књига В4.3.

#### Системи са смањеном осетљивошћу на отказе

У области система са смањеном осетљивошћу на отказе кандидат се првенствено бавио проблемима везаним за примене у авионским рачунарским управљачким системима током руковођења докторском дисертацијом из ове области. У том смислу су разматране и поређене погодне хардверске технике за детекцију грешака, што је предмет рада Г.2.4.24. По критеријуму односа перформансе и цене посебна пажња је посвећена техници надгледања процесора коришћењем специјализованог хардверског уређаја - монитора. У радовима Г.2.4.25 и Г.2.3.16 је описана унапређена техника надгледања са ширим опсегом примене. У овом раду је описан и препроцесор који је реализован ради потребе инструментализовања надгледаних програма и генерисања контролног програма који се извршава на монитору. Ради провере предложене технике и њене квантитативне евалуације реализован је симулатор система који користи ову технику што је предмет рада Г.2.4.26, а затим и поступак симулационе анализе за репрезентативне програме што је описано у раду Г.2.4.27. Комплетан поступак евалуације у оквиру симулационог окружења који омогућава убацивање грешака описан је у раду Г.2.3.24.

#### *2. Приказ и оцена рада кандидата у последњем изборном периоду, након 2011. г.*

У последњем изборном периоду кандидат је наставио своја истраживања у неким ранијим областима, али се бавио и неким новим темама у истраживачком раду.

У ранијем изборном периоду кандидат је почео да се бави истраживањима у области спекулативних мултипроцесорских система на чипу, као једне од најатрактивнијих модерних рачунарских архитектура. У овом периоду истраживања су ефектуирана објављивањем рада Г.1.1.4 у међународном часопису са SCI листе који садржи најрелевантнији преглед мултипроцесорских система на чипу са спекулативном регистарском комуникацијом у отвореној литератури. У овом раду су детаљно представљене две верзије оригинално предложеног протокола за подршку спекулације на нивоу регистара.

Наставак истраживања у области система са смањеном осетљивошћу на отказе је довео до публикавања рада Г.1.1.1 у међународном часопису са SCI листе који приказује евалуациону анализу раније предложене технике надгледања коришћењем развијеног симулационог окружења са реалним радним оптерећењем. Резултати анализе показују да су временски и

меморијски режијски трошкови ове технике сасвим прихватљиви уз добру покривеност грешке и латенцију откривања грешке.

Кандидат се и даље бавио истраживањима из области алгоритама и структура података. Један правац обухвата компаративну евалуацију разних субоптималних варијанти стабла бинарног претраживања коришћењем симулационог метода. Проблемима перформанси AVL, црвено-црних и самоподешавајућих стабала баве се радови Г.1.3.2, Г.1.4.3 и Г.1.4.4. Поред тога, за потребе извођења наставе из области алгоритама и структура података конципирано је и великим делом реализовано софтверско окружење за визуелизацију алгоритама, као и за интерактивно испитивање и оцењивање знања из ове области. Ови резултати су изложени у раду Г.1.2.1.

У последње време кандидат се интензивно бави неким проблемима у области криптоанализе из чега је произашао рад Г.1.4.6 који се обухвата преглед и анализу криптоаналитичких метода заснованих на балансирању између захтева за потрошњу времена и простора (ТМТО). Из овог истраживања је проистекао рад Г.1.1.2 у међународном часопису са SCI листе у којем је предложен нови аналитички пробабилистички модел који моделира генерисање ланца кључева у ТМТО поступку. Овај модел је такође верификован симулационим поступком, јер је рад показао велико слагање резултата теоријског и практичног поступка.

У раду Г.1.1.3 кандидат се бавио истраживањем потенцијала мануелне паралелизације на нивоу изворног кода у односу на аутоматску паралелизацију. Након излагања теоретске основе и прегеда стања у области, препознати су и предложени типични случајеви мануелне паралелизације, а затим демонстрирани и евалуирани на примеру стандардног бенчмарк пакета SPEC-2006 у извршавању на два снажна рачунарска система.

Кандидат се делимично бавио и проблемима аутоматског регресионог тестирања. Рад Г.1.3.4. који је посвећен примени ове технике на једну врло захтевну апликацију је објављен на међународној конференцији престижној у одговарајућој области.

Највећу истраживачку активност у протеклом изборном периоду кандидат је посветио изузетно актуелној области коришћења графичких процесора у процесирању опште намене (GPGPU). Ова модерна платформа је представљена и анализирана у радовима Г.1.3.1 и Г.1.4.5. Истраживање могућности паралелизације протокола рутирања на графичким процесорима је иницијално представљено у раду Г.1.4.1. Затим је у међународном часопису са SCI листе објављен рад Г.1.1.5 који је евалуирао паралелизацију BGP и OSPF протокола на три различита графичка процесора. Постигнута су и дискутована добра убрзања на репрезентативном реалном радном оптерећењу. Анализиране су и имплементирани паралелизације алгоритама и у другим доменима: сортирања података (Г.1.2.2), обраде звука (Г.1.4.7), графовских алгоритама (Г.1.4.8), обраде хистограма (Г.1.3.3). Једна од тренутних активности је истраживање у области коришћења модела паралелизације на нивоу директива које омогућавају много бољу продуктивност паралелизацију уз очување добрих перформанси (радови Г.1.2.3 и Г.1.4.9).

## *2. Цитираност*

По подацима базе Google Scholar нађен је 671 цитат (без аутоцитата свих аутора). Цитираност је детаљније приказана у следећој табели.

Protić, J., <b>Tomašević M.</b> , Milutinović V., <i>Distributed Shared Memory: Concepts and Systems</i> , IEEE Computer Society Press, Los Alamitos, CA, USA, July 1997.	344
Milutinović V., Marković B., <b>Tomašević M.</b> , Tremblay M. "The Split Temporal/Spatial Cache: A Performance Analysis," <i>Proceedings of 5th SCIzzL</i> , Santa Clara, USA, March 1996, pp. 72-78.	86
<b>Tomašević M.</b> , Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 1," <i>IEEE Micro</i> , Vol.14., No.5, October 1994., pp. 52-59.	51
Protić J., <b>Tomašević M.</b> , Milutinović V., "A Survey of Distributed Shared Memory Systems," <i>28th Hawaii International Conference on System Sciences</i> , Maui, USA, January 1995. ,pp. 74-84.	47
Grujić A., <b>Tomašević M.</b> , Milutinović V., "A Simulation Study of Hardware-Oriented DSM Approaches", <i>IEEE Parallel &amp; Distributed Technology</i> , Vol. 4, No. 1, Spring 1996, pp. 74-83.	22
<b>Tomašević M.</b> , Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 2," <i>IEEE Micro</i> , Vol.14., No.6, December 1994., pp. 61-66.	20
<b>Tomašević M.</b> , Milutinović V., "A Simulation Study of Snoopy Cache Coherence Protocols", <i>25th Hawaii International Conference on System Sciences</i> , Kauai, USA, January 1992., pp. 427-436.	17
<b>Tomašević M.</b> , Milutinović V. "The Word-invalidate Cache Coherence Protocol," <i>Microprocessors and Microsystems</i> , Vol. 20, No. 1, March 1996, pp. 3-16.	13
Milutinović V., <b>Tomašević M.</b> , Marković B., Tremblay M. "A New Cache Architecture Concept: The Split Temporal/Spatial Cache," <i>Proceedings of the MELECON96</i> , Bari, Italy, May 1996, pp. 1108-1111.	13
<b>Tomašević M.</b> , Milutinović V., "A Survey of Hardware Solutions for Maintenance of Cache Coherence in Shared-Memory Multiprocessors", <i>26th Hawaii International Conference on System Sciences</i> , Maui, USA, January 1993., pp. 863-872.	12
Protić, J., <b>Tomašević M.</b> , Milutinović V., "An Overview of Distributed Shared Memory", in <i>Distributed Shared Memory: Concepts and Systems</i> , IEEE Computer Society Press, Los Alamitos, CA, USA, July 1997, pp. 12-41.	12
Milutinović V., Marković B., <b>Tomašević M.</b> , Tremblay M. "The Split Temporal/Spatial Cache: A Complexity Analysis," <i>Proceedings of 6th SCIzzL</i> , Santa Clara, USA, September 1996, pp. 87-96.	11
Savić, S., <b>Tomašević M.</b> , Milutinović V. "Improved RMS for the PC Environment," <i>Microprocessors and Microsystems</i> , Vol. 19, No. 10, December 1995, pp. 609-619.	6
<b>Tomašević M.</b> , Milutinović V., "Hardware Solutions for Cache Coherence in Shared-Memory Multiprocessors" in <i>Cache Coherence Problem in Shared Memory Multiprocessors: Hardware Solutions</i> , IEEE Computer Society Press, Los Alamitos, CA, USA, July 1993.	5
Jovanović M., <b>Tomašević M.</b> , Milutinović V., "A Simulation Analysis of Two Reflective Memory Approaches," <i>28th Hawaii International Conference on System Sciences</i> , Maui, USA, January 1995., pp. 140-149.	4
Protić J., Tartalja I., <b>Tomašević M.</b> , "Memory Consistency Models for Shared Memory Multiprocessors and DSM Systems," <i>Proceedings of the MELECON96</i> , Bari, Italy, May 1996, pp. 1112-1115.	2
Punt M., Djordjević J., <b>Tomašević M.</b> , "A Simulation Environment for the On-	2

Line Monitoring of a Fault Tolerant Flight Control Computer”, <i>IEEE Eastern European Regional Conference on the Engineering of Computer Based Systems</i> , Novi Sad, September 2009. pp. 100-109.	
Radulović M., Tomašević M., “An Agressive Register-level Communication in a Speculative Chip Multiprocessor”, <i>IEEE EUROCON2005</i> , Belgrade, November 2005., pp. 689-672.	1
Mišić M., Đurđević Đ., Tomašević M., “Evolution and Trends in GPU Computing“, <i>MIPRO</i> , Opatija, Hrvatska, Maj 2012. pp. 289-294	1
Tončev M., Tomašević M., Aleksić M., “The Impact of Out-of-Order Message Delivery on Cache Coherence Protocols”, <i>Proceedings of the IEEE Canadian Conference on Electrical and Computer Engineering</i> , Toronto, 2001., pp. 399-404	1
Radulović M., Tomašević M., “Towards an Improved Integrated Coherence and Speculation Protocol”, <i>IEEE EUROCON2007</i> , Warsaw, September 2007., pp. 405-412.	1

### Ж. Оцена испуњености услова

Испуњеност услова прописаних ”Препорукама за избор наставника и сарадника Електротехничког факултета Универзитета у Београду” кандидата дата је у следећој прегледној табели.

Захтевано	Остварено	Коментар
Научни степен доктора наука	Да	Докторска теза ”Нови хардверски протокол за кохеренцију кеш меморија у мултипроцесорским системима са заједничком меморијом ” одбрањена на ЕТФ. Београд 1992. године
Позитивна оцена о резултатима педагошког рада	Да	У целокупном стажу у настави оцене на студентским анкетама између 4 и 5. Према доступним подацима у последње 3 школске године (2011-2013), укупна просечна оцена увек између 4 и 5 за све предмете.
Позитивна оцена о испуњавању радних обавеза	Да	
Просечно ангажовање од најмање три часа активне наставе седмично у претходном петогодишњем периоду	Да	Ангажовање од 13 до 15 часова недељно у зимском семестру и 10 до 12 часова недељно у летњем семестру у целом претходном изборном периоду
Остварени резултати у унапређењу наставе и увођењу студената у научни рад	Да	Самостално оформљени предмети ”Алгоритми и структуре података”, ” Алгоритми и структуре података 1 и 2” и ”Мултипроцесорски системи”. Менторство у дипломским, мастер и докторским радовима.
Од првог избора у наставничко звање на Факултету остварио је најмање 40 бодова за вођење завршних радова, од чега најмање једне докторске дисертације, и учествовао је у комисијама за оцену и одбрану радова (изузев кандидата за наставника за ужу научну област за коју Факултет није матичан)	Да (157,5 бодова)	Менторство доктората: Милан Радуловић (2015.) Musbah Elahresh - коментор са проф. Ј. Ђорђевићем Менторство магистарских радова: 9 Менторство мастер радова: 16 Менторство дипломских радова по 5г. програму: 16 Менторство дипломских радова по 4г. програму: 49
Објављен уџбеник за наставни предмет из области за коју се бира. Ако за све предмете које кандидат	Да	1. <b>Томашевић М.</b> , <i>Алгоритми и структуре података</i> , (406 страна), Академска мисао, Београд, 2000., IV издање 2008.

<p>треба да предаје већ постоји уџбеник другог аутора који се користи у настави, кандидат треба да има објављену монографију домаћег или међународног значаја из уже научне области за коју се бира</p>		<p>2. <b>Tomašević M.</b>, Milutinović V., <i>Cache Coherence Problem in Shared Memory Multiprocessors: Hardware Solutions</i>, IEEE Computer Society Press, Los Alamitos, CA, USA, July 1993.  3. Protić, J., <b>Tomašević M.</b>, Milutinović V., <i>Distributed Shared Memory: Concepts and Systems</i>, IEEE Computer Society Press, Los Alamitos, CA, USA, July 1997.</p>
<p>Објављена најмање три рада у последњем петогодишњем периоду у научним часописима са <i>SCI</i> листе, од којих најмање два из уже научне области за коју се бира. Најмање један од тих радова је категорије M21 или M22, што се може заменити, уз образложење Комисије за писање реферата, једним радом из категорије M23 уколико кандидат има изузетне успехе у настави, пројектима, стручном раду према члану 25, или у унапређењу рада Факултета, Универзитета или шире друштвене заједнице</p>	<p>Да (5 радова, 4 поена, 4 рада M23 и 1 M22)</p>	<p>1. Punt M., <b>Tomašević M.</b>, Đorđević J., "Evaluation and Analysis of an On-line Error Detection Monitoring Technique", <i>Computers and Electrical Engineering</i>, Vol. 39, Iss. 2, February 2013, pp. 261-273. ISSN: 0045-7906 IF: 0.992 (2013) M23  2. <b>Tomašević V.</b>, <b>Tomašević M.</b>, "An Analysis of Chain Characteristics in the Cryptanalytic TMTO Method", <i>Theoretical Computer Science</i>, Vol. 501, August 2013, pp. 52-61. ISSN: 0304-3975 IF: 0.516 (2013) M23  3. Vitorović A., <b>Tomašević M.</b>, Milutinović V., "Manual Parallelization versus State-of-the-art Parallelization Techniques: the SPEC CPU2006 as a Case Study", <i>Advances in Computers</i>, vol. 92, January 2014, pp. 203-251. ISSN: 0065-2458 - <i>Časopis sa SCI liste</i> Impact Factor: 0.489 (2013) M23  4. Radulović M., <b>Tomašević M.</b>, Milutinović V., "Register-Level Communication in Speculative Chip Multiprocessors", <i>Advances in Computers</i>, vol. 92, January 2014, pp. 1-66. ISSN: 0065-2458 - IF: 0.489 (2013) M23  5. Dundjerski D., <b>Tomašević M.</b>, "GPU-Based Parallelization of the OSPF and BGP routing protocols", <i>Concurrency and Computation: Practice and Experience</i>, 2014, Vol. 27, Iss. 1, January 2015, pp. 237-251. - IF: 0.784 (2013) M22</p>
<p>Најмање један рад објављен у последњем петогодишњем периоду у домаћем научном, односно стручном часопису</p>	<p>Да (4 рада)</p>	<p>1. <b>Tomašević V.</b>, <b>Tomašević M.</b>, "Pregled i analiza kriptanalitičkih TMTO metoda", <i>Singidumum revija</i>, Beograd, oktobar 2010., pp. 141-152. ISSN: 1820-8819  2. Miliwojević M., Đurđević Đ., <b>Tomašević M.</b>, "Architecture of a System for Interactive Training and Testing in Algorithms and Data Structures", <i>Telfor Journal</i>, Vol.3 No.1 (2011). ISSN: 1821-3251  3. Mišić M., <b>Tomašević M.</b>, "Data Sorting Using Graphics Processing Units", <i>Telfor Journal</i>, Vol.4 No.1, (2012). ISSN: 1821-3251  4. Mišić M., Dašić D., <b>Tomašević M.</b>, "An Analysis of OpenACC Programming Model: Image Processing Algorithms as a Case Study", <i>Telfor Journal</i>, Vol. 6, No. 1, 2014., pp. 53-58. ISSN: 1821-3251 (M53)</p>
<p>У целом опусу има укупно најмање шест радова објављених у научним часописима са <i>SCI</i> листе, од којих најмање три из уже научне области за коју се бира.</p>	<p>Да (14 радова, 10.72 поена, сви из области РТИ)</p>	<p><b>Tomašević M.</b>, Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 1," <i>IEEE Micro</i>, Vol.14., No.5, October 1994., pp. 52-59. ISSN 0272-1732 - IF: 0.43 M23  2. <b>Tomašević M.</b>, Milutinović V., "Hardware Approaches to Cache Coherence in Shared-Memory Multiprocessors, Part 2," <i>IEEE Micro</i>, Vol.14., No.6, December 1994., pp. 61-66. ISSN 0272-1732 IF: 0.43 M23  3. Savić, S., <b>Tomašević M.</b>, Milutinović V. "Improved RMS for the PC Environment," <i>Microprocessors and Microsystems</i>, Vol. 19, No. 10, December 1995, pp. 609-619. ISSN: 0141-9331 - IF: 0.163 (1996) M23</p>

		<p>4 <b>Tomašević M.</b>, Milutinović V. "The Word-invalidate Cache Coherence Protocol," <i>Microprocessors and Microsystems</i>, Vol. 20, No. 1, March 1996, pp. 3-16. ISSN: 0141-9331 IF: 0.163 M23</p> <p>5. Grujić A., <b>Tomašević M.</b>, Milutinović V., "A Simulation Study of Hardware-Oriented DSM Approaches", <i>IEEE Parallel &amp; Distributed Technology</i>, Vol. 4, No. 1, Spring 1996, pp. 74-83. Napomena: Današnji naziv - <i>IEEE Concurrency</i> ISSN: 1063-6552 - IF: 1.727 (1998) M21</p> <p>6. Protić J., <b>Tomašević M.</b>, Milutinović V., "Distributed Shared Memory: Concepts and Systems," <i>IEEE Parallel &amp; Distributed Technology</i>, Vol. 4, No. 2, Summer 1996, pp. 63-79. ISSN: 1063-6552 IF: 1.727 (1998) M21</p> <p>7. Đorđević J., <b>Tomašević M.</b>, Bojović M., Potić V., Randić S., "An Operating System Accelerator," <i>Journal of Systems Architecture</i>, Vol. 44, No. 9-10, June 1998, pp. 737-754. ISSN: 1383-7621 - IF: 0.029 (1998) M23</p> <p>8. Bojović M., <b>Tomašević M.</b>, Đorđević J., "The Interactive Development and Testing System for a RISC-Style Processor," <i>The Computer Journal</i>, Vol. 42, No. 5, 1999, pp. 1-8. ISSN: 0010-4620 - IF: 0.349 (1999) M23</p> <p>9. <b>Tomašević M.</b>, Bojović M., Đorđević J., "A Hardware Implementation of the Mechanism of Multiprocessing", <i>Microprocessors and Microsystems</i>, Vol. 23, December 1999, pp. 471-479. ISSN: 0141-9331 IF: 0.151 (1999) M23</p> <p>10. Punt M., <b>Tomašević M.</b>, Đorđević J., "Evaluation and Analysis of an On-line Error Detection Monitoring Technique", <i>Computers and Electrical Engineering</i>, Vol. 39, Iss. 2, February 2013, pp. 261-273. ISSN: 0045-7906 IF: 0.992 (2013) M23</p> <p>11. Tomašević V., <b>Tomašević M.</b>, "An Analysis of Chain Characteristics in the Cryptanalytic TMTO Method", <i>Theoretical Computer Science</i>, Vol. 501, August 2013, pp. 52-61. ISSN: 0304-3975 IF: 0.516 (2013) M23</p> <p>12. Vitorović A., <b>Tomašević M.</b>, Milutinović V., "Manual Parallelization versus State-of-the-art Parallelization Techniques: the SPEC CPU2006 as a Case Study", <i>Advances in Computers</i>, vol. 92, January 2014, pp. 203-251. ISSN: 0065-2458 - Časopis sa SCI liste Impact Factor: 0.489 (2013) M23</p> <p>13. Radulović M., <b>Tomašević M.</b>, Milutinović V., "Register-Level Communication in Speculative Chip Multiprocessors", <i>Advances in Computers</i>, vol. 92, January 2014, pp. 1-66. ISSN: 0065-2458 - IF: 0.489 (2013) M23</p> <p>14. Dundjerski D., <b>Tomašević M.</b>, "GPU-Based Parallelization of the OSPF and BGP routing protocols", <i>Concurrency and Computation: Practice and Experience</i>, 2014, (bezuslovno prihvaćen) DOI: 10.1002/cpe.3223 ISSN: 1532-0626 - IF: 0.784 (2013) M22</p>
Има најмање 10 цитата	Да	По подацима базе <b>Google Scholar</b> нађено је 671 цитата без ауоцитата свих аутора.
У последњем петогодишњем периоду има најмање три рада на међународним научним	Да	<b>Међународни научни скупови:</b> 1. Punt M., Djordjević J., <b>Tomašević M.</b> , "A Simulation Environment for the On-Line Monitoring of a Fault

<p>скуповима, од којих је кандидат излагао најмање један рад, и најмање три рада на домаћим скуповима, од којих је кандидат излагао најмање један рад; два рада на међународним научним скуповима могу се заменити са четири рада на домаћим скуповима</p>	<p>Tolerant Flight Control Computer”, <i>IEEE Eastern European Regional Conference on the Engineering of Computer Based Systems</i>, Novi Sad, September 2009.</p> <p>2. Mišić M., <b>Tomašević M.</b>, “Analysis of parallel sorting algorithms on different parallel platforms”, <i>Proceedings of the ACACES (Advanced Computer Architecture and Compilation for Embedded Systems)</i>, Fiuggi, Italy, July 2011.</p> <p>3. Mišić M., Đurđević Đ., <b>Tomašević M.</b>, “Evolution and Trends in GPU Computing”, <i>MIPRO</i>, Opatija, Hrvatska, Maj 2012.</p> <p>4. Štrbac-Savić S., <b>Tomašević M.</b>, “Comparative Performance Evaluation of the AVL and Red-Black Trees”, <i>V Balcan Conference in Informatics</i>, Novi Sad, September 2012.</p> <p>5. Milić U., Gelado I., Puzović N., Ramirez A., <b>Tomašević M.</b>, “Parallelizing General Histogram Application for CUDA Architecture”, <i>International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation</i>, Samos, Greece, July 2013.</p> <p>6. Mišić M., Bethune I., <b>Tomašević M.</b>, “Automated Regression Testing and Code Coverage Analysis of the CP2K Application”, <i>7<sup>th</sup> IEEE International Conference on Software Testing, Verification, and Validation</i>, Cleveland, USA, April 2014.</p> <p><b>Домаћи скупови:</b></p> <p>1. Milivojević M., Đurđević Đ., <b>Tomašević M.</b>, “Sistem za interaktivnu obuku i testiranje znanja iz algoritama i struktura podataka”, <i>XVIII telekomunikacioni forum TELFOR</i>, Beograd, Novembar 2010.</p> <p>2. Dunderski D., <b>Tomašević M.</b>, “Paralelizacija izbora najboljih ruta u BGP protokolu pomoću grafičkog procesora”, <i>XIX telekomunikacioni forum TELFOR</i>, Beograd, Novembar 2011.</p> <p>3. Mišić M., <b>Tomašević M.</b>, “Sortiranje podataka korišćenjem grafičkih procesorskih jedinica” <i>XIX telekomunikacioni forum TELFOR</i>, Beograd, Novembar 2011.</p> <p>4. Štrbac-Savić S., <b>Tomašević M.</b>, “Analiza tehnika za reorganizaciju samopodešavajućih stabala”, <i>XI Naučno-stručni simpozijum Infoteh</i>, Jahorina, Mart 2012.</p> <p>5. Štrbac-Savić S., <b>Tomašević M.</b>, “Analiza performansi skoro balansiranih stabala binarnog pretraživanja”, <i>Konferencija za ETRAN</i>, Jun 2012.</p> <p>6. Mišić M., <b>Tomašević M.</b>, “Analiza performansi memorijske hijerarhije na CUDA grafičkim procesorima”, <i>Konferencija za ETRAN</i>, jun 2012.</p> <p>7. Tomašević V., <b>Tomašević M.</b>, “Kompromis između vremenskih i memorijskih zahteva u kriptanalitičkom postupku”, <i>XX Telekomunikacioni forum TELFOR 2012</i>, Beograd, Novembar 2012. (Predavanje po pozivu)</p> <p>8. Ilić V., Mišić M., <b>Tomašević M.</b>, “Primena grafičkih procesora u obradi zvučnih signala”, <i>XX telekomunikacioni forum TELFOR</i>, Beograd, Novembar 2012.</p>
------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

		9. Miletić S., Mišić M., <b>Tomašević M.</b> , "Implementacija grafovskih algoritama korišćenjem grafičkih procesora", <i>Konferencija za ETRAN</i> , Jun 2013. 10. Mišić M., Dašić D., <b>Tomašević M.</b> , "Analiza primene OpenACC direktiva u implementaciji algoritama za obradu slike", <i>XXI Telekomunikacioni forum TELFOR</i> , Beograd, Novembar 2013.
У последњем петогодишњем периоду рецензирао је радове за међународне или домаће научне часописе, или био члан уређивачких одбора домаћих часописа, или имао функције у међународним и домаћим научним и струковним организацијама	Да	Рецензирао радове за часописе Software: Practice and Experience, Yugoslav Journal of Operations Research, Serbian Journal of Electrical Engineering, Telfor Journal
У последњем петогодишњем периоду учествовао је бар на једном пројекту Министарства науке у трајању од најмање 24 истраживач-месеци или руководио бар једним пројектом у трајању од најмање 16 истраживач-месеци; уз образложење Комисије за писање реферата, ово учешће се може заменити стручним радом, у складу са чланом 25.	Да	Развој дигиталних технологија и умрежених сервиса у системима са уграђеним електронским компонентама. Пројекат се ради на Електротехничком факултету, Београд, као трогодишњи пројекат Министарства за просвету, науку и технолошки развој Србије.

На основу члана 6, став 1 и 2 "Препорука за избор наставника и сарадника Електротехничког факултета Универзитета у Београду", ова Комисија констатује да кандидат квалитативно и квантитативно задовољава све минималне прописане услове, али и да у свим областима превазилази те минималне критеријуме:

- Педагошка делатност: ангажовање у настави далеко изнад прописаног минимума, велики број предмета које држи, веоми добри резултати студентских анкета на свим предметима.
- Научна делатност: већи број објављених радова у међународним часописима са SCI листе од прописаног минимума (и у последњем петогодишњем периоду, и поготово у целом опусу).
- Развој наставе и других делатности Факултета: значајно иновирани предмети, новоуведени предмети, три књиге и уџбеника, од тога две међународног значаја, значајан допринос развоју Катедре за РТИ у улози шефа и заменика шефа Катедре.
- Стручна делатност: кандидат је руководио или учествовао у већем броју пројеката и има реализације. Осим тога, има књигу и реализације које имају међународни визибилитет.
- Развој подмлатка: далеко већи број поена за менторства од минимално прописаног.
- Друштвена делатност: кандидат је имао доприносе у делатностима међународне стручне и научне јавности (конференције и часописи), као и на Факултету (руководеће функције на Катедри за рачунарску технику и информатику).

Испуњеност услова прописаних "Критеријумима за стицање звања наставника Универзитета у Београду" кандидата дата је у следећој прегледној табели.

Захтевано	Остварено	Коментар
Научни степен доктора наука	Да	Докторска теза "Нови хардверски протокол за кохеренцију кеш меморија у мултипроцесорским



		системима са заједничком меморијом ” одбрањена на ЕТФ Београд 1992. године
Позитивна оцена педагошког рада добијена у студентској анкети	Да	У целокупном стажу у настави оцене на студентским анкетама између 4 и 5. Према доступним подацима у последње 3 школске године (2011-2013), укупна просечна оцена увек између 4 и 5 за све предмете.
Најмање два рада објављена после избора у звање ванредног професора у научним часописима са SCI листе, односно у часописима са SSCI или ANCI листе	Да (5 радова у часописима са SCI листе)	1. Punt M., <b>Tomašević M.</b> , Đorđević J., “Evaluation and Analysis of an On-line Error Detection Monitoring Technique“, <i>Computers and Electrical Engineering</i> , Vol. 39, Iss. 2, February 2013, pp. 261-273. ISSN: 0045-7906 IF: 0.992 (2013) M23 2. <b>Tomašević V.</b> , <b>Tomašević M.</b> , “An Analysis of Chain Characteristics in the Cryptanalytic TMTO Method“, <i>Theoretical Computer Science</i> , Vol. 501, August 2013, pp. 52-61. ISSN: 0304-3975 IF: 0.516 (2013) M23 3. Vitorović A., <b>Tomašević M.</b> , Milutinović V., "Manual Parallelization versus State-of-the-art Parallelization Techniques: the SPEC CPU2006 as a Case Study", <i>Advances in Computers</i> , vol. 92, January 2014, pp. 203-251. ISSN: 0065-2458 - <i>Časopis sa SCI liste</i> Impact Factor: 0.489 (2013) M23 4. Radulović M., <b>Tomašević M.</b> , Milutinović V., "Register-Level Communication in Speculative Chip Multiprocessors", <i>Advances in Computers</i> , vol. 92, January 2014, pp. 1-66. ISSN: 0065-2458 - IF: 0.489 (2013) M23 5. Dundjerski D., <b>Tomašević M.</b> , "GPU-Based Parallelization of the OSPF and BGP routing protocols", <i>Concurrency and Computation: Practice and Experience</i> , 2014, Vol. 27, Iss. 1, January 2015, pp. 237-251. - IF: 0.784 (2013) M22
Најмање један рад објављен након избора у звање ванредног професора у домаћем научном односно стручном часопису	Да (3 рада у домаћим часописима)	1. Milivojević M., Đurđević Đ., <b>Tomašević M.</b> , "Architecture of a System for Interactive Training and Testing in Algorithms and Data Structures", <i>Telfor Journal</i> , Vol.3 No.1 (2011). ISSN: 1821-3251 2. Mišić M., <b>Tomašević M.</b> , “Data Sorting Using Graphics Processing Units“, <i>Telfor Journal</i> , Vol.4 No.1, (2012). ISSN: 1821-3251 3. Mišić M., Dašić D., <b>Tomašević M.</b> , “An Analysis of OpenACC Programming Model: Image Processing Algorithms as a Case Study“, <i>Telfor Journal</i> , Vol. 6, No. 1, 2014., pp. 53-58. ISSN: 1821-3251 (M53)
Најмање пет научних радова и саопштења изнетих на међународним или домаћим научним скуповима	Да	Само након реизбора 2011. 4 рада изнета на међународним и 9 на домаћим научним скуповима
Објављен уџбеник или научна монографија или оригинално стручно остварење	Да	1. <b>Томашевић М.</b> , <i>Алгоритми и структуре података</i> , (406 страна), Академска мисао, Београд, 2000., IV издање 2008. 2. <b>Tomašević M.</b> , Milutinović V., <i>Cache Coherence Problem in Shared Memory Multiprocessors: Hardware Solutions</i> , IEEE Computer Society Press, Los Alamitos, CA, USA, July 1993. 3. Protić, J., <b>Tomašević M.</b> , Milutinović V., <i>Distributed Shared Memory: Concepts and Systems</i> , IEEE Computer Society Press, Los Alamitos, CA, USA, July 1997.
Менторство, односно чланство у комисијама	Да	Менторство доктората: Милан Радуловић (2015.) Musbah Elahresh - коментор са проф. Ј. Ђорђевићем

		Менторство магистарских радова: 9 Менторство мастер радова: 16 Менторство дипломских радова по 5г. програму: 16 Менторство дипломских радова по 4г. програму: 49
Чланство у уређивачким одборима домаћих часописа, чланство и функције у међународним и домаћим научним и струковним организацијама	Да	Члан HiPEAC

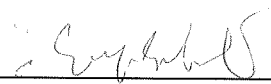
Испуњеност обе наведене групе прописаних услова на Факултету и Универзитету потврдила је и Кадровска комисија факултета на својој 97. седници од 16.12.2014. године.

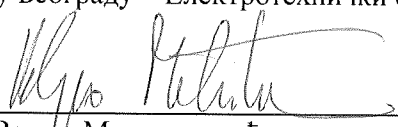
### 3. Закључак и предлог

На конкурс за избор у звање редовног професора за ужу научну област Рачунарска техника и информатика јавио се само један кандидат др Мило Томашевић, ванредни професор Електротехничког факултета у Београду. На основу свега изнесеног, Комисија закључује да кандидат испуњава све услове прописане законом, Критеријумима за стицање звања наставника на Универзитету у Београду, Статутом Електротехничког факултета и Препорукама за избор наставника и сарадника Електротехничког факултета Универзитета у Београду. Зато Комисија са задовољством предлаже Изборном већу факултета, Већу научних области техничких наука и Сенату Универзитета у Београду избор др Мило Томашевића у звање редовног професора са пуним радним временом за ужу научну област рачунарска техника и информатика, дефинисану конкурсом и Статутом Факултета.

Београд, 12.02.2015. године

#### ЧЛАНОВИ КОМИСИЈЕ

  
 др Јован Ђорђевић, редовни професор  
 Универзитет у Београду – Електротехнички факултет

  
 др Вељко Милутиновић, редовни професор  
 Универзитет у Београду – Електротехнички факултет

  
 др Боривој Лазич, редовни професор у пензији  
 Универзитет у Београду – Електротехнички факултет